



n型ダイヤモンド電子エミッタ デバイスの開発

辰 巳 夏 生*・植 田 暁 彦・谷 崎 圭 祐
西 林 良 樹・今 井 貴 浩

Development of n-type Diamond Electron Emitter Device — by Natsuo Tatsumi, Akihiko Ueda, Keisuke Tanizaki, Yoshiaki Nishibayashi and Takahiro Imai — The authors have developed a high-current electron emitter device using the highly-uniform device fabrication process and phosphorus-doped n-type diamond. Diamond is a highly electron emitting material, and phosphorus-doped n-type diamond has an especially high electron-emission property. The threshold voltage for electron emission from the sharp emitter tip of n-type diamond was lower than that of p-type diamond. Emission properties changed also according to surface conditions. Contrary to the case of p-type diamond electron emitter, in the case of n-type diamond electron emitter, an emitter with an oxygen-terminated surface has a higher emission property than that with a hydrogen-terminated surface. The authors have developed a composite substrate on which n-type diamond can be grown epitaxially to have larger areas than conventional diamond single crystals. This development has consequently led to the successful development of a highly-uniform n-type diamond electron emitter device. Formed at each tip of the diamond emitter, was a nanometer-size coated electrode whose edge was as near as 200 nm from the apex of the emitter tip. The coated electrodes enabled both low-voltage electron emission from n-type diamond and high conductivity of electrodes. By using this n-type diamond electron emitter device, the electron emission current from a 1-mm² emission area has reached 1103 mA. The electron emission yield was also as high as 99%. The development of this high-current electron emitter device offers a new approach to many vacuum devices such as microwave transmitter tubes and electron-beam processing machines.

1. 緒 言

ダイヤモンドはその優れた物性（高硬度、高弾性率、高熱伝導性等）から工業材料として注目を集め、広く利用されてきた。中でも特に電子放出しやすいというユニークな物性（負または極めて小さい電子親和力）を持つため、低電圧大電流の電子放出の材料として大きく期待されている。当社では、電子ビーム露光機・X線管・マイクロ波発振管・集積真空管型デバイスなどへの応用を考え、新たな電子源としてダイヤモンド電子エミッタの研究を進めてきた。

我々は、まずダイヤモンド電子エミッタデバイスのキーテクノロジーとなるナノサイズの鋭い先端を持つ電子エミッタの作製技術を開発した⁽¹⁾。次にこれら個々の電子エミッタを低電圧で制御して高い電子放出電流を得るため、3次元的なゲート電極構造を電子エミッタに均一に形成する技術を開発してきた。この均一ゲート付き電子エミッタデバイスが高電流密度を実現するための一つの要素技術になることについては前々回のテクニカルレビューで報告した⁽²⁾。

高性能な電子エミッタを作製するには、均一デバイス形成技術の他にもう一つ重要なポイントがある。それは前述のユニークな物性を活かすためにn型ダイヤモンドを利用することである。電子源として利用するためにはダイヤモンドに不純物を添加して半導体として電気伝導性を持たせ

る必要があるが、電子が価電子帯にしか存在しないp型よりも、伝導帯に存在するn型を利用することでより低電圧の電子放出が可能になる。

p型ダイヤモンドは天然にも存在し、高温高压合成法でも気相合成法でもホウ素を添加することで容易に高導電率のダイヤモンドが作製できる。前回報告したダイヤモンド電子放出デバイスもこのp型を用いたものである。一方n型は合成が困難であり、窒素などをドーピングしてもほとんど絶縁体にしかならなかった。近年リンを不純物としてごく限られた条件で合成すると高抵抗ながらn型伝導性となることが報告され⁽³⁾、高い電子放出能力を持っていることが報告された⁽⁴⁾。さらに当社が研究した高濃度リンドーブによりようやく室温でも導電性のあるn型ダイヤモンドが得られるようになり⁽⁵⁾、低電圧大電流動作の電子源材料としてn型ダイヤモンドを利用できる段階にまで進展した。

そこで本稿では高濃度リンドーブのn型ダイヤモンドがp型より優れた電子放出特性を持つことを示し、前々回報告した均一電子エミッタデバイス作製技術をn型ダイヤモンドに適用して大電流電子放出を実現したことについて報告する。

2. ダイヤモンドのドーピング・表面状態と電子放出特性

2-1 ドーピングによる電子放出特性の変化 n型ドーパダイヤモンド膜の電子放出特性が優れていることは既に報告されているが⁽⁴⁾、⁽⁶⁾、平坦なダイヤモンドを評価したものであった。いずれも、室温での抵抗は高いもので、膜の直列抵抗の影響のある特性となっている。

本報告では当社で開発したn型のエピタキシャル膜を利用する。このn型膜は 10^{20}cm^{-3} 近くまで高濃度にリンをドーピングされた単結晶膜である。室温ではホッピング伝導が含まれるが、 100°C 以上で徐々にバンド伝導が支配的になり、ホール効果で明らかにn型判定される膜である⁽⁵⁾。この膜なら室温での直列抵抗を低減できる。さらに、n型基板を突起状に加工したエミッタアレイやゲート付のエミッタデバイスについての報告は、当社の報告が初めてである。突起加工は電界が集中し、より低電圧で電子を引き出すことができることが特徴である。n型ダイヤモンドは、ダイヤモンド基板の(111)面に成膜した。一般に結晶面によって電子放出しやすさを示す仕事関数に変化することが知られているが、先端を鋭く加工しているので高次の面指数も含まれた表面となっている。このような状態と理解した上で、n型エミッタをp型エミッタと比較して、電子放出特性を測定した。

まず高温高压合成Ib単結晶上にn型としてリンを、p型としてホウ素をドーピングした基板を用意した。ダイヤモンドの合成条件を表1に示す。次にドライエッチングによりエミッタを作製した。このエミッタから $100\mu\text{m}$ の距離にアノードを設置し、 10^{-8}Pa の超高真空中で測定を行った。電流電圧特性を図1に示す。p型よりn型の方が、電子放出開始の閾(しきい)電圧は低い値であり、同じ印加電圧で

は大きい放出電流を示した。さらに、リン濃度の異なるエミッタの比較も行うと、リン濃度が高いほど低いしきい電圧であることが分かった。

図1をFowler-Nordheimの式でプロットし直すと図2のような直線になり、傾きから電子放出しやすさを示す仕事関数を計算できるようになる。ここで先端の曲率半径はほぼ同じと仮定して計算すると、このプロットからp型ホウ素ドーパダイヤモンドの仕事関数 4.8eV に対して、n型リンドーパでは 1.4eV と大幅に差があることが分かった。これは従来材料の LaB_6 の仕事関数 2.7eV より低く、n型ダイヤモンドが高い電子放出能力を持っていることを示している。

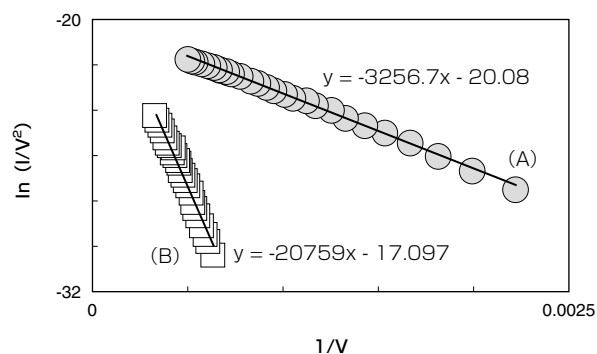


図2 Fowler-Nordheimプロット (A) n型ダイヤモンド、(B) p型ダイヤモンド。傾きより、仕事関数はn型で 1.4eV 、p型で 4.8eV と算出された。

表1 各試料の合成条件

	基板	圧力	CH4濃度	ドーパメント濃度	温度
(A)	Ib (111)	100Torr	0.05%	20%	870°C
(B)	Ib (100)	40Torr	6%	8.3ppm	830°C

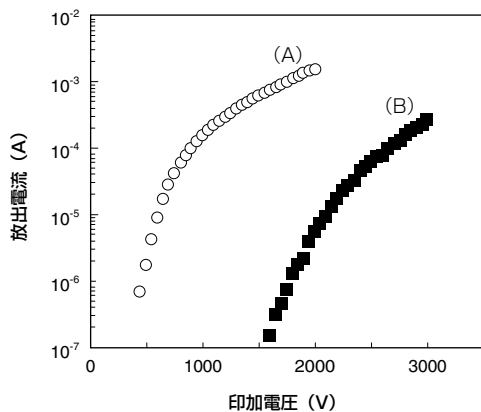


図1 ナノサイズの先端を持つダイヤモンドエミッタからの電子放出特性 (A) n型ダイヤモンド、(B) p型ダイヤモンド。

これをバンドダイヤグラムによって説明する(図3(a)(b))。p型ダイヤモンドは負の電子親和力を持つため、伝導帯 E_c の下に真空準位 E_{vac} を持つ。p型ダイヤモンドは禁則帯の下の価電子帯に電子を豊富に持ち、強い電界によって伝導帯の下の真空準位の障壁を越えて電子放出する。一方、n型ダイヤモンドは伝導帯に電子を持つ。n型ダイヤモンドでは伝導帯が表面に向けて上に曲がっていることで電子が外に出るのを防いでいる⁽⁷⁾。しかし、p型より障壁はずっと低く、弱い電界や低い温度で簡単に電子が放出され

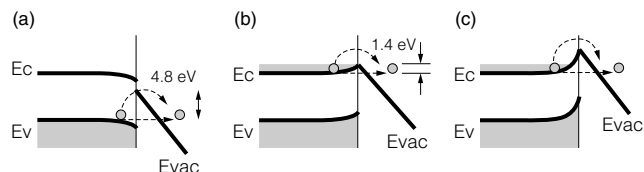


図3 ダイヤモンドのバンドダイヤグラム (a) p型ダイヤモンド、(b) 酸素終端したn型ダイヤモンド、(c) 水素終端したn型ダイヤモンド。p型は価電子帯にしか電子がないが、n型は伝導帯に電子がある。(灰色部分)

る。この結果から、ダイヤモンドはナノサイズに突起加工した表面であっても、電子がより真空準位に近いn型の方が高い電子放出能力を持っていることが分かった。n型ダイヤモンドの電子親和力は負ではないとしても極めて小さく、優れた電子源材料である。

2-2 表面状態による電子放出特性の変化 次に表面状態についても、従来のように単に平板状の表面ではなく、突起状のエミッタで電子放出に適している条件を調べるため、ダイヤモンドエミッタに異なる表面処理を施して電子放出特性を測定した。

ダイヤモンド表面を水素プラズマにさらすと、表面の炭素原子は水素と結合した水素終端状態となり、合成直後のダイヤモンド表面もこの状態であると考えられる。一方、大気中で加熱したり強酸で処理すると、表面の炭素原子は酸素と結合した酸素終端状態となることが知られている。これは結晶面によって、結合の仕方などは異なるが、2.1節と同様のn型ダイヤモンドエミッタについて、水素終端した場合と酸素終端した場合の両者の電子放出特性の差を測定した。図4にその結果を示す。(A)が水素終端エミッタからの電子放出、(B)が酸素終端エミッタからの電子放出である。2例しか示していないが、別のサンプルでも、数回測定しても、同様な結果であった。ここではエミッタ・アノード間の距離を10 μ mとして測定した。

この図から酸素終端の方がより低い電圧で電子放出が起こっていることが当社の実験により初めて分かった⁽⁸⁾、⁽⁹⁾。これは水素終端で電子放出しやすくなるp型ダイヤモンドと全く逆の振る舞いである。水素終端状態はp型のキャリアを発生させることが知られており、これは表面準位を作り出すことを意味する。n型ダイヤモンド表面に準位が作られると、付近のバンドは上向きに曲げられ、電子放出しにくくなったと考えられる(図3(c))。

これらの結果から、電子エミッタデバイスとして用いる材料は、n型ドーピングと同時に酸素終端状態にしたダイ

ヤモンドが最も良いことが分かった。

これらの結果を踏まえ、これまでの報告ではデバイス作製が容易な大面積基板が得られるp型ダイヤモンドにデバイスを作製してきたが、より高性能の電子源を開発するためn型ダイヤモンドにデバイスを作製していくことにした。次節よりn型ダイヤモンドに必要なデバイス作製プロセスを説明する。

3. n型ダイヤモンド用大型基板の利用

3次元的な制御電極を持つダイヤモンド電子エミッタデバイスの作製プロセスでは、基板サイズが大きいほどデバイスを大面積で均一に作製できることを前回報告した⁽²⁾。p型ダイヤモンドでは多結晶ダイヤモンドでもドーピング特性は大きく変化しないため、直径2インチの多結晶ダイヤモンドウエハで電子エミッタデバイスを作製することができた。しかしn型リンドーピングダイヤモンドを合成する場合、ダイヤモンド単結晶の(111)面以外ではドーピング効率が非常に悪く、導電性が得られず電子放出しないという問題があった⁽⁵⁾。従ってp型のように多結晶ダイヤモンドを合成すると、(111)配向成長以外の部分でリン濃度の低い領域ができ、デバイスとして用いることはできなくなる。また(111)面を持つダイヤモンド単結晶は工業的に得られる高温高压合成法で最大でも2.5mm角しか取れない。CVD合成法により近年10mm ϕ まで大面積化が進んでいるが、(100)配向成長でしか大型基板が得られないため、(111)基板としてはやはり小さいものに限定されてしまう。

このような小さいサイズではフォトリソグラフィなどのプロセスで大きな制約を受ける。例えば、パターンニングするためフォトレジストを塗布しようとする、2mmの単結晶では膜厚が33%も変動してしまい(図5(a)(c))、先に報告したような3次元構造のゲート付きエミッタデバイスを高精度に作ることは困難である⁽²⁾。

そこでデバイスとして使うエリアにダイヤモンド単結晶(111)面を置き、多結晶ダイヤモンドでカバーして鏡面研磨した擬似的に15mm角のウエハとして利用できるダイヤモンド複合基板を開発した(図6)⁽¹⁰⁾。この構造なら埋め込んだ単結晶の部分に高濃度にn型ドーピングした活性層を作ることができ、大面積であるため均一な電子エミッタデバイスが作製できるようになる。

複合基板上のフォトレジストの膜厚分布を図5(b)(c)に示す。複合基板を用いた場合は膜厚分布1.6%と高い均一性を示した。また従来の小さい単結晶でデバイスを作製した場合は、基板に均一にレジストを塗布できないため、電極形成プロセス中に膜厚分布が発生して基板の片側半数でゲート電極が開かないプロセス不良となったが、この複合基板を用いることで均一なゲート電極形成が可能になった。

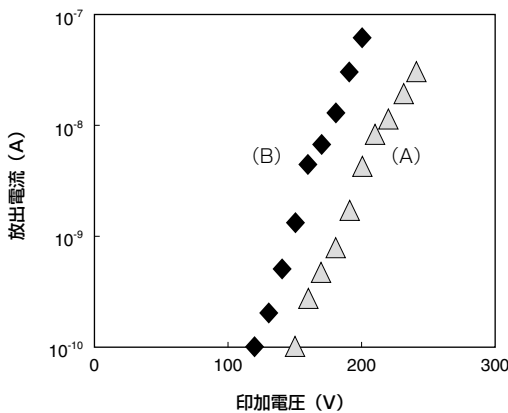


図4 水素終端と酸素終端したn型リンドーピングダイヤモンドエミッタからの電子放出特性
(A) 水素終端、(B) 酸素終端。

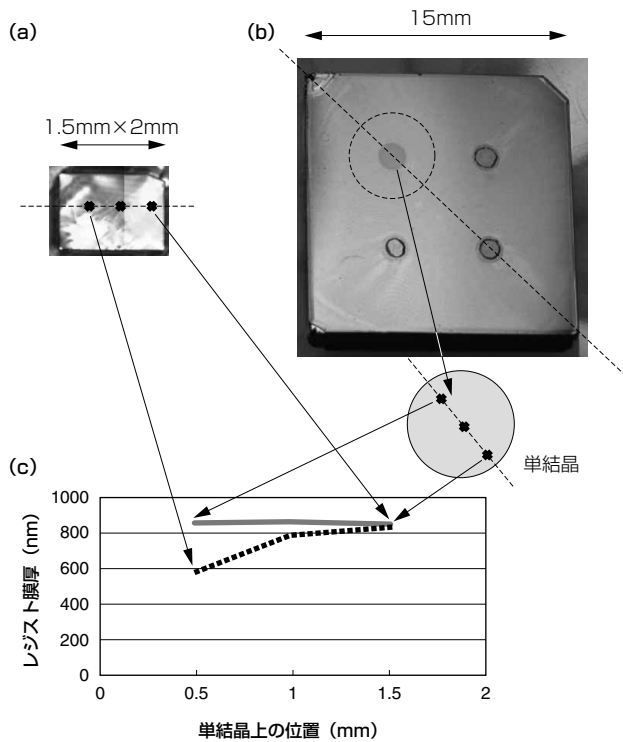


図5 従来の2mm単結晶と複合基板に塗布したフォトリソ
(a) 単結晶、(b) 複合基板、
(c) 各基板に塗布したフォトリソの膜厚分布。
単結晶上の膜厚分布は33%、複合基板上の膜厚分布は1.6%。

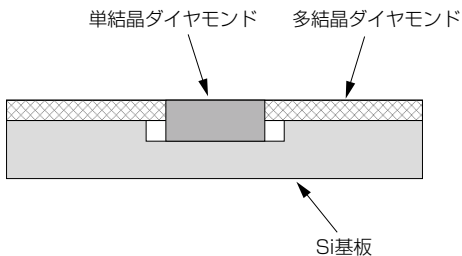


図6 複合基板の断面構造
Si基板上に単結晶を乗せ、多結晶ダイヤモンドで基板全体を固定した構造。表面は単結晶が露出するように研磨され、デバイス作製が可能。

4. 被覆電極付き電子エミッタの作製

このような高い電子放出能力と大型基板による均一なデバイス作製が実現できるようになったので、n型ダイヤモンド電子エミッタデバイスを作製し、エミッタ・ゲート間の電子放出特性を測定した。図7にその特性を示す。しかし、図1と異なる現象が起こった。確かに低電圧から電子放出が起こるものの、電流値の上昇率が $10^{-6}A$ を超えた付近から減速し、最大電流ではp型ダイヤモンドの方が高い電流値になった。

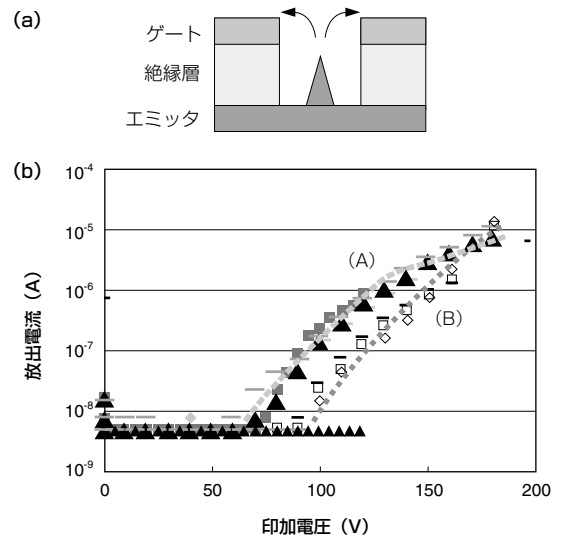


図7 エミッタデバイスからの電子放出
(a) ダイオード型測定電子放出の方向、
(b) エミッタデバイスの電子放出特性、(A) n型エミッタ、
(B) p型エミッタ

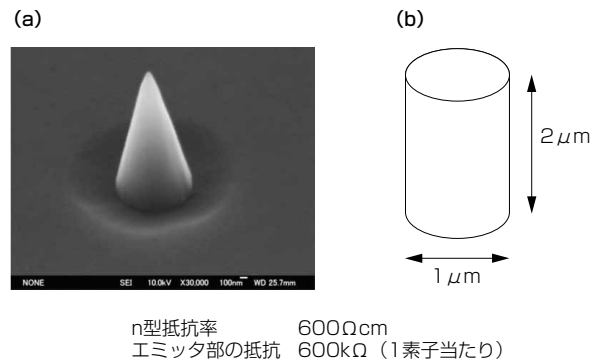


図8 エミッタの構造と直列抵抗
(a) エミッタ1本の構造、
(b) 直列抵抗の計算のための円柱近似。
円柱近似でのエミッタ1本あたりの抵抗は $15M\Omega$ と算出。

この現象について考察するため典型的なエミッタの構造として図8を考え、ダイヤモンドエミッタの直列抵抗を計算した。エミッタを直径 $1\mu m$ ×高さ $2\mu m$ 円柱で近似すると、高濃度リンドーピングの抵抗率は $600\Omega cm$ なので、エミッタ1本あたり $15M\Omega$ となった。実際には先端ほど細くなるためそれよりさらに高い抵抗となる。これはエミッタ1本 $1\mu A$ で $15V$ の電圧降下に相当し、アンペア単位の大電子源の実現するには直列抵抗成分が無視できないことが分かった。一方、p型ホウ素ドーピングは容易に高濃度ドーピングすることができ、4~5桁程低抵抗の金属的な伝導層を形成することができるので問題のない範囲である。

そこでn型の良好な電子放出特性を利用しつつ導電性を向上するため、n型エミッタ周囲に電極を被覆する新しい

電子エミッタ構造を考案した。図9にエミッタ先端だけダイヤモンドが露出した被覆電極つきエミッタの構造を示す。当社の開発した微細プロセス技術により、ダイヤモンドエミッタ先端の極率半径を50nm以下、先端から被覆電極までの距離を200nm以下に制御することに成功した。

この後は通常のデバイス作製と同様に⁽²⁾ SiO₂絶縁層とMoゲート電極を成膜し、セルフアラインレジスト法でゲート電極を作製した。完成したエミッタの構造を図9(b)に示す。これにより、5μmピッチでエミッタを配列した電子放出素子を1mm²内に100素子形成した。

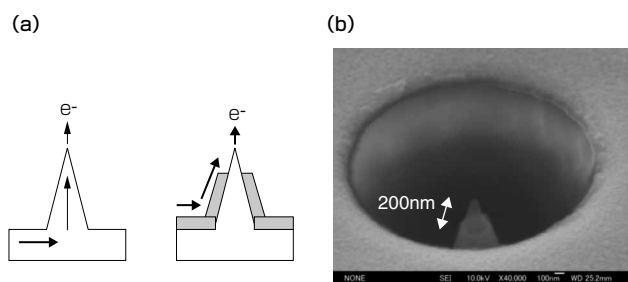


図9 被覆電極付きエミッタ
(a) 従来のエミッタと被覆電極を形成したエミッタの断面構造、
(b) ゲート電極を形成した被覆電極付きエミッタ。鋭いエミッタ先端から200nmの距離まで電極を形成。

5. n型ダイヤモンドエミッタデバイスによる大電流電子放出

大電流電子放出という厳しい環境では、デバイス表面に水分などの残留ガスがあると、放出された電子によりイオン化が起り、アーク放電等のデバイス破壊の原因となる。そのため真空中で200℃以上で加熱処理（ベーキング）して、残留ガスを充分脱離させてから測定を行った。さらに電子放出動作を安定させるため、ゲート電極に繰り返しパルス電圧を印加して電子放出させるエージング処理を行った。

以上の処理を行った後、p型ダイヤモンドエミッタと被覆付きn型ダイヤモンドエミッタについて、エミッタ・ゲート間の電子放出特性を測定した。p型ホウ素ドープエミッタデバイスは、電子放出開始電圧は約100Vだった。300Vでは1素子の放出電流は最大14.5mAに達した。一方、被覆電極を形成したn型リンドープエミッタデバイスは60Vから電子放出が始まった。これは被覆電極を形成していないn型リンドープエミッタと変化がなく、ダイヤモンド自身が持つ特性が出ていると考えられる。放出電流値はp型ホウ素ドープよりも常に高い値を維持し、300Vでは1素子で最大26.9mAに達した。前回報告した均一デバイス作製技術により1mm²内の100素子の82%が動作し（図10(C)）、1mm²からの合計電流は1103mAとなり、大電流の電子放出を達成した。

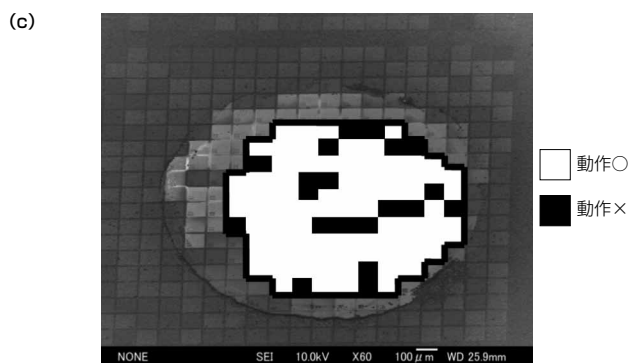
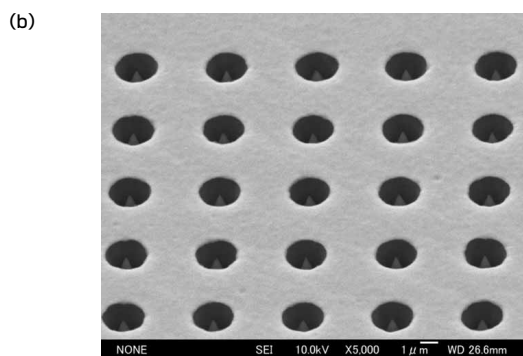
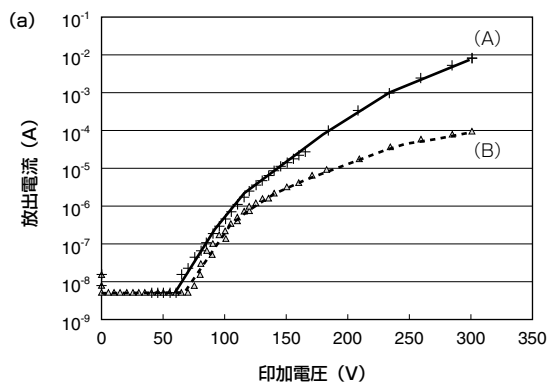


図10 n型エミッタデバイスの電子放出特性
(a) エミッタデバイスの電子放出特性、(A) 被覆電極あり、
(B) 被覆電極なし、
(b) 1素子中のエミッタ配列、
(c) 1mm²中で動作した素子の配置。

最後に、このように高い電流を放出するデバイスからどれだけ効率的に電子線として引き出すことができるかを検証するため、電子放出デバイスの収率を測定した。150μmの距離にアノードを設置し、アノード・ゲートに電圧を印加してトライオード型の測定を行った。ここではp型ホウ素ドープのデバイスを使用した。電子放出特性は図11のようになり、アノード電圧2500V、ゲート電圧170Vのとき、アノード電流6.7μA、ゲート電流17nAとなり、アノードへの放出電子の99%と極めて高い収率を持つことが分かった。

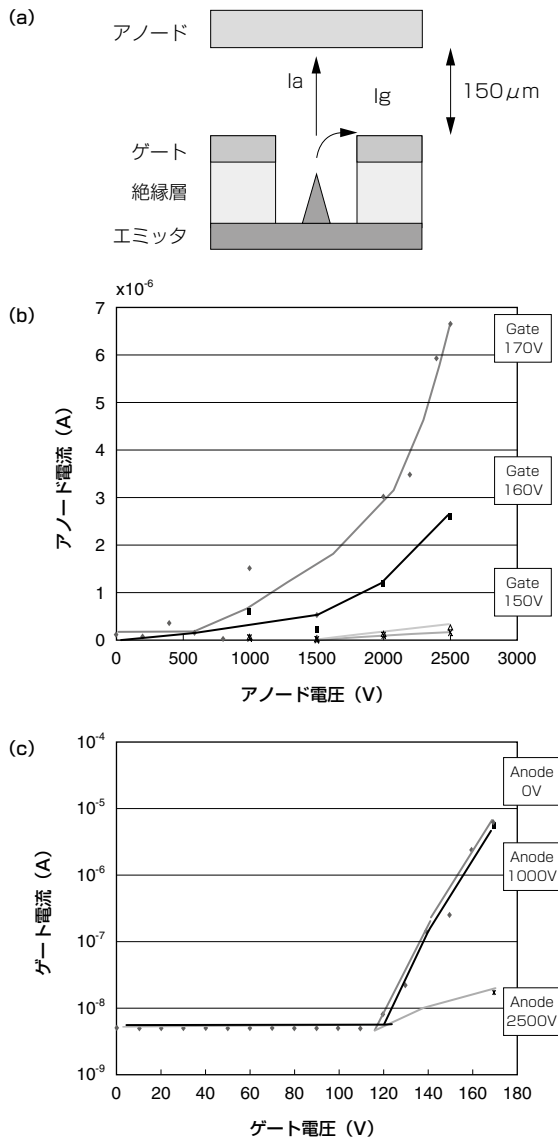


図10 エミッタデバイスのトライオード測定
 (a) 測定時のエミッタデバイスの構成
 (b) アノード電流、
 (c) ゲート電流、
 アノード電圧2500V、ゲート電圧170Vで放出電子の収率は99%。

6. 結 言

高い電子放出特性を持つダイヤモンドの中でも特に放出能力の高いn型ドーピングダイヤモンドを利用し、従来の電子源より大電流が得られるダイヤモンド電子エミッタデバイスを開発した。n型ドーピングダイヤモンドで均一デバイスを作るため大型のダイヤモンド複合基板を開発し、さらに大電流に合うようにエミッタに導電性を与える被覆電極を形成した。この素子からは1mm²から1103mAの大電流電子放出を引き出すことに成功した。またこのデバイスの放出電子の収率は99%と高いことが分かった。本報告

の大電流電子放出デバイスによって、n型ダイヤモンドと加工技術が非常に有用であることが実証された。本成果は、まずはn型膜や本プロセスを点電子源として応用展開し、電子ビームを用いた応用分野への製品化を2年以内を目標に目指す。また、5年後にはさらに大電流が可能な面電子源としても展開し、高出力高周波発信管、マイクロ波発信管、集積真空管型デバイスなどへの電子機器への応用にも広がることを期待している。

7. 謝 辞

本研究は、(独)新エネルギー・産業技術研究開発機構(NEDO)の「ダイヤモンド極限機能プロジェクト」として住友電気工業(株)において実施されたものである。

参 考 文 献

- (1) 西林良樹他、SEIテクニカルレビュー、第161号、(2002) 80
- (2) N. Tatsumi et al., SEIテクニカルレビュー、第170号、(2007) 29
- (3) S. Koizumi et al., Appl. Phys. Lett., 71 (1997) 1065
- (4) S. Kimura et al., J. Vac. Sci. Technol. B, 18 (2000) 1024
- (5) A. Namba et al., SEIテクニカルレビュー、第166号 (2005) 39
- (6) K. Okano et al., Electronic Letters, 31 (1995) 74
- (7) L. Diederich et al., Surf. Sci. 418 (1998) 218
- (8) N. Tatsumi et al., 第16回ダイヤモンドシンポジウム (2002) p.122
- (9) T. Yamada et al., J. Vac. Sci. Technol. B, 24 (2006) 967
- (10) K. Tanizaki et al., 第20回ダイヤモンドシンポジウム (2006) p.48

執 筆 者

- 辰巳 夏生* : 半導体技術研究所
 植田 暁彦 : 半導体技術研究所
 谷崎 圭祐 : 半導体技術研究所 基板技術研究部 (理学博士)
 西林 良樹 : 半導体技術研究所 主席 部門スペシャリスト (工学博士)
 今井 貴浩 : 半導体技術研究所 プロジェクトリーダー

*主執筆者