

3次元MMIC～WLCSP技術へと進化

徳 満 恒 雄

Three-Dimensional MMIC and Its Evolution to WLCSP Technology — by Tsuneo Tokumitsu — The history of multilayered, three-dimensional monolithic microwave integrated circuit (3-D MMIC) technology is described here. Significant researches were carried out in the second half of 1990's, however, there were many twists and turns before and after the era. Since 2008, an aggressive and realistic development of 3-D MMIC Wafer Level Chip Size Package (WLCSP); for extremely low cost and surface-mount compatible MMIC products, has been performed to provide a one-stop solution for radio-link equipment developers. This paper will be an example that indicates importance of continuous motivations.

Keywords: history, MMIC, multilayer, three-dimensional, WLCSP, high integration, low cost

1. 緒 言

1983年頃から1991年頃まで、モノリシックマイクロ波集積回路 (Monolithic Microwave Integrated Circuit, MMIC) 技術および周辺技術開発が欧米を中心にして激しく行われた。MMICは半導体チップにマイクロ波・ミリ波回路を作りこむ回路技術である。そこで進化した測定・CADシステムを道具として、日本の回路研究者もMMICコンセプトの発展に貢献して行った。この状況を作り出したのは米国のMIMIC Programなる国家プロジェクトである (MIMICはMonolithically Integrated Microwave Integrated Circuitの略)。筆者は時期を同じくして1983年からMMIC研究を始めたので、我国では初代研究者に属する。その後4年程経過して、先進的なMMIC設計技術・高集積化技術に携わるようになった。テーマの一つが「多層化MMIC」であった。多層化MMICは「3次元MMIC」への変遷を経て、現在、「WLCSP」なる新たなマイクロ波・ミリ波製品開発のプラットフォームとなりつつある (WLCSPはWafer-Level Chip-Size Packageの略)。素朴な発想が長い年月をかけて進化していく技術の一例と言える。受動回路を多層構成して小形化する手法にのみ着目して失敗した時代に対して、FETを積極的に導入して送受信機レベルに応用範囲を広げた研究活性化時代、パッケージレス化・超低コスト化を可能にするWLCSP発想によって製品化を加速している現在をまとめる。発想の転換・エンジニアリングによって一つの発想が成熟してゆく過程を記述する。

2. MMIC小形化の要求

MMICの原型は1970年代半ばにPlessey社から論文発

表され⁽¹⁾、マイクロ波アナログ回路も同様にIC化できるということがデモンストレーションされた。そして、研究発表が増す中でMIMICプログラムが立ちあげられた。当時は、そして現在も一般的には、半導体基板表面に直接マイクロ波回路を形成する手法で設計されている (図1)。FETやHEMTなどのトランジスタとマイクロ波伝送線路、および、容量および抵抗をチップ上に集積した構成となっている。

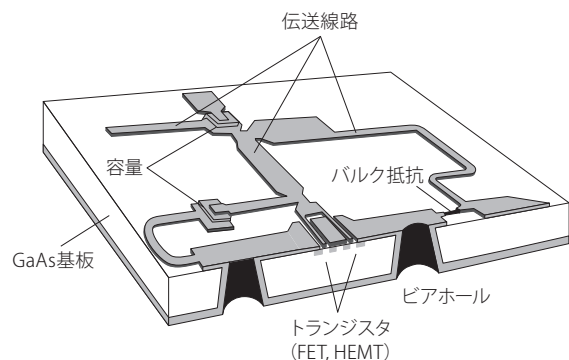


図1 一般的なMMIC概念図

一方、MMICはマイクロ波・ミリ波に適したGaAs FETやGaAs HEMTなどの、高価なGaAsウェハをベースとするトランジスタを使用するので、チップサイズを小さくすることが設計上の必須条件になる。特に、伝送線路はチップ面積の大部分を占めるので、パターンレイアウト技術を含めて、如何に小形化するかが常に設計課題となっている。

3. 薄膜マイクロストリップ線路と多層化MMIC

このような課題を根本的に払拭したい、伝送線路が占める面積を1/10にしたいというのが1988年頃の素朴な発想であった。出発点として、マイクロストリップ線路に着目した [大形化の主因]・[小形化の要点] を図2に示す⁽²⁾。いわゆるマイクロストリップ線路は図中の右に示す断面構造を有しており、GaAs基板表面にストリップ導体を、裏面に共通接地導体 (common ground) を形成して構成され、GaAs基板の厚みHに比例してストリップ導体幅・電磁界範囲が広がり占有面積が増加する。Hが大きい程占有面積が増加するため、可能な範囲でGaAs基板を薄く形成し占有面積縮小を図る。しかし、特殊な用途を除き強度的に100 μm 程度が限界である。それによって面積縮小に限界が生じる。GaAs基板をマイクロストリップ線路の基板として使用する代わりに、図中左の構成を用いることで大幅な占有面積の縮小が可能になる。

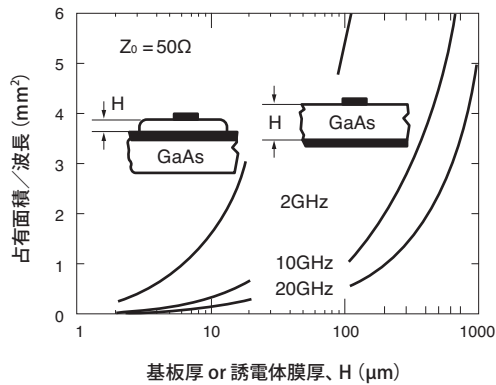


図2 マイクロストリップ線路の断面図

つまり、GaAs基板は単なる支持体とし、その表面に接地導体と薄い ($H < 10\mu\text{m}$) 誘電体膜を、その表面にストリップ導体を形成した構成である。誘電体膜厚Hに比例してストリップ導体は細くなる。これにより導体損失が増加することを勘案し、適切な誘電体膜厚を選定する。誘電体膜厚Hは製造上10 μm 程度が上限である。したがって、損失は有意なレベルで残る。ここでは、「占有面積縮小」という課題を「損失対策」という課題にすり替えるというエンジニアリングをしていることになる。当初は半導体プロセスで対応できるSiONを用いたが、膜厚増が困難であった。その後、損失低減と安定な膜厚増のためにポリイミドを採用し現在に至っている。誘電体膜厚を10 μm にすると、ストリップ導体幅は20 m程度になる。電磁界の広がり誘電体膜厚Hの3~4倍以内だから、隣接する線路間隔が4H (40 μm) もあれば結合を無視できる。この超小形伝送線路を「薄膜マイクロストリップ線路」(Thin-Film Microstrip (TFMS) Line) と呼んだ⁽²⁾。

この構造は「多層」という概念と容易に結び付く。伝送線路の組合せである受動回路を積層して一層の占有面積縮小を可能にするというアドバルーンを掲げ、研究テーマとした^{(3)~(5)}。メアンダ配線をして線路セグメント間の結合が無視できるので一層小形化が可能になる、層間に配した接地導体の上下にTFMS線路/逆TFMS線路を積層できる、上下層で交差するTFMS線路間の結合は無視できるなどの特徴を活用し、マイクロ波受動機能回路を具体化していった。接地導体上下での積層を用いた受動回路例を図3に示す。これは4GHz低域通過フィルタである。LC共振回路にすぎないが、その接続部を「点」から「二次元構造 (田の字)」に換えたものである。田の字回路は接地導体の上下に形成し、これにLおよびCを接続している。これにより、阻止帯域を非常に広くとれる低域通過フィルタが実現できることを示した⁽⁶⁾。面積はわずか1.4 mm²である。通過が阻止されるLC共振周波数より低い周波数では田の字は概ね「点」に見える、それを越えた周波数では、周波数が高いほど線路長の影響が現れる、入出力端子の関係を非対称の位置 (出力A) に設定すると線路長差の影響が異なってくるという田の字二次元構造の動作を活用したものである。これをShort Line Mesh (SLM) と呼んだ。ただ、通過域特性で示されるように、損失が無視できないことは欠点であった。

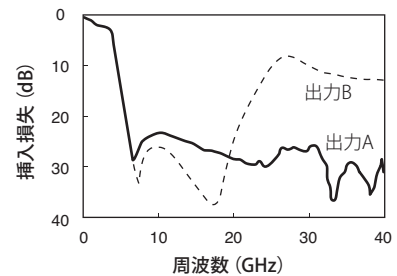
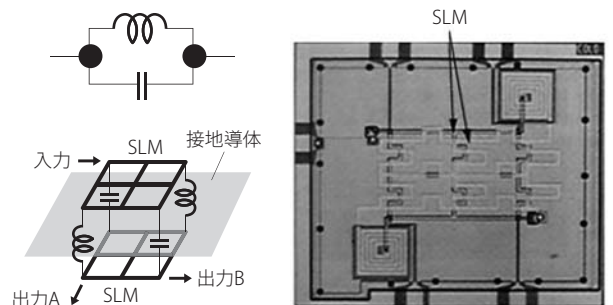


図3 SLM低域通過フィルタ

4. 受信機と3次元MMIC

欠点を克服できない研究は当然下火になって行く。従来のMMIC技術 (図1) を用いて送受信機MMIC等の実用化

開発を幾つか完成させた頃、多層化MMICについて非常に有益な示唆を得た。「役立つものを作らないなら研究費はない」という通達がきっかけであった。発想を変えて、受信機・送信機を1チップ集積する技術を目指すことにした。先の実用化技術では単位ファンクション毎のMMIC化しかできなかったことが気になっていたため、思い返してみると、事業に基づく開発に一時期没頭したことは有益であった。

1995年、メンバーと共に10GHz帯受信機を多層化MMICで設計した。低雑音増幅器(LNA)×1、利得可変増幅器(VGA)×3、ミキサ(MIX)×2、分配回路×2、局発増幅器(LO Amp.)×1(計9回路)を2mm×2mmチップに集積化する内容とした。二つのミキサと二つの異なる分配回路を組み合わせてイメージリジェクション型ミキサ(IR MIX)を構成している*1。ミキサからの中間周波数信号出力はIF端子から90°位相差で出力される。世界が1チップ化・高集積化の方向に動こうとしている時期でもあった。多層化MMIC構造にFETを多数搭載し、積層概念を入れて「高集積化」という指標が強く意識され、「3次元MMIC」という呼称を使用するようになった。増幅器整合回路は接地導体の上下に積層して小形化を進め、2×2mm²チップの実現を可能にした。こういう設計を通してアイデアが発展し、「マスタスライス型3次元MMIC」を別途提案した。ゲートアレーの概念をマイクロ波回路に拡張したようなものである。これを含めて、「3次元MMIC」なる呼称は国際会議でも定着して行った。最初の10GHz帯受信機を図4に⁽⁷⁾、増幅器部を拡大した写真を図5に示す。TFMS線路が複雑に絡み合ったように見えるが、これは中間接地導体の上下に入力整合回路/出力整合回路を重ね合わせているためである。中間接地導体によって両者は電磁的に分離されている。

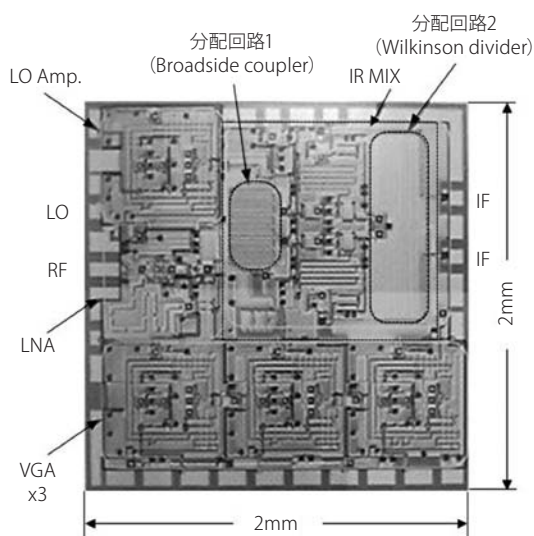


図4 3次元MMICで1チップ化した10GHz帯受信機

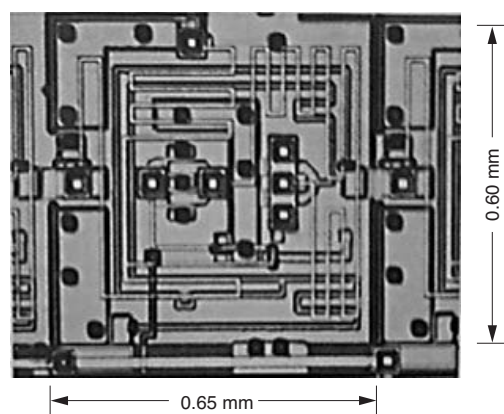


図5 増幅器部の拡大写真

マスタスライス型3次元MMICは、このような高集積性を踏まえた設計技術である^{(8)~(10)}。微細配線・微細間隔、結合フリーな異層交差、および柔軟な接地導体配置は高いレイアウト自由度を提供してくれる。そのため、FETや薄膜容量、抵抗といった回路素子をGaAs基板に予め配置してマスタアレーとしても集積度の高いMMICが実現できる。マスタアレーによる設計・製造の概念図を図6に示す。汎用用途に使用できるマスタアレーが用意できれば効果は大きくなり、開発期間(Turn Around Time, TAT)短縮に役立つ。設計する回路、サブシステムによって、表面を選択的に覆って受動回路形成エリアを広く確保すると共に、

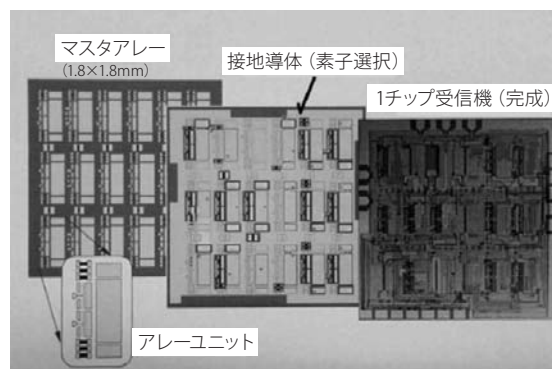
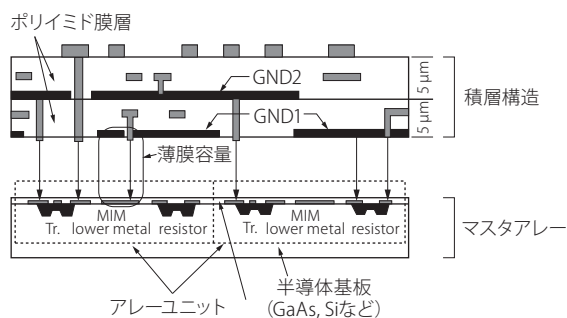


図6 マスタスライス型3次元MMICの概念図

TFMS線路で形成される受動回路と半導体基板（バルク）上の回路素子とを接続して完成する。この設計環境はGaAsのみならず、導電性のSiにも同様に適用することができる。半導体基板とマイクロ波回路とは接地導体によって電磁的に分離されているからである。1995年にコンセプト提案⁽⁸⁾し、1998年まで研究およびデモンストレーションを続けた。

5. 状況の変化と技術

研究は数年後に再開した。製品開発・製造現場では受入れられなかったことが大きな原因であった。フェーズが合わない、つまり、集積化を必要としないビジネス形態だった。また、市場要求性能を極めにくいという印象を持たれていた。米国で宣伝しても同様の様相であった。その間、76GHz自動車レーダの心臓部となる線形周波数変調（Frequency Modulated Continuous Wave, FMCW）方式用38GHz電圧制御発振器（VCO）の開発⁽¹⁰⁾、10Gbps受光モジュールの発振除去対策および量産化施策⁽¹¹⁾、次世代40Gbps受光モジュールの開発⁽¹²⁾に没頭した。自動車レーダが徐々に商用化されるようになると、VCOや他の機能モジュールにおける量産性に関する課題（製造との擦り合わせ）などが重要な業務となり、したがって、3次元MMICは意識の外にあった。一方で、車載レーダの多様化と低コスト化要求が浮上してきた。Daimler-Benzを筆頭に、大衆車向けレーダ開発のコンソーシアムが形成されて行った。低コスト化要求が半端ではないため従来のGaAs MMIC技術では対応できないでいた。コンソーシアムが取り上げたミリ波SiGe HBT（Ge添加Siバイポーラトランジスタ）の製造環境は当社にはなく、3次元MMIC技術が現場で取り上げられた。2006年から2007年にかけて、3次元MMICを適用した自動車レーダ用76GHz送受信機および4入力・1出力スイッチの2種のMMICと、9.5GHz FMCW VCO MMICと、これらをPCBに一体化したレーダモジュールをデモンストレータとして開発した。

当時のデモンストレータを図7に示す⁽¹⁴⁾。性能は問題ないものであったが、コストが未だ見合わなかった。要求通りにシステムをコンパクトにまとめることには成功している。しかし、回路面が上になるフェースアップ実装であることにより、PCBにキャビティ（矩形穴）を形成し、キャビティ内チップとPCBとはボンディングワイヤで接続する必要があるということが欠点であった。MMIC表面とPCB面を同一レベルにし、ワイヤインダクタンスを最小にすることは76GHzでは必須だったからである（それに加えて、PCB側に補助整合回路を付加している）。つまり、デモンストレータ止まりだったわけである。ただ、高集積性および低コスト化のポテンシャルは認められ、次節で説明する3次元MMIC・WLCSP技術に置き換えて製品化が進んでいる⁽¹⁵⁾。

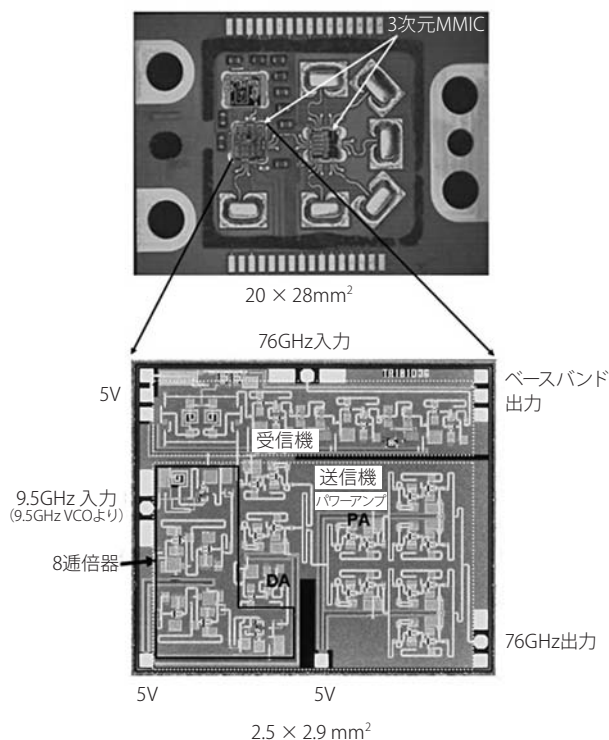


図7 3次元MMICによる76GHzレーダ用送受信モジュール

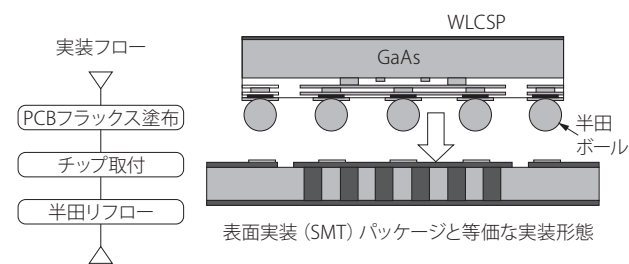
6. 低コスト化追求のWLCSP技術

当社の電子デバイス事業は基地局用／基地局間通信用パワーアンプ（PA）ビジネスを柱として製品開発が推進されている。GaN HEMTはその先端技術である。一方、PAと同様に送受信機に必須の周波数変換器（ダウンコンバータ、アップコンバータなどのミキサ（乗算）機能を有する回路）は殆ど開発されず、また、受注を得ることが困難であった。各社自前でPCBに形成するか、HITTITE社などの競合が市場を独占する状態だったためである。通信用ミキサには局発（LO）漏洩抑圧やイメージ抑圧の機能^{*1}が要求される。従来の当社MMIC技術ではチップサイズが大形化し競合に競り勝つ結果が得られていなかった。さらに、周波数変換器にはLO増幅器・周波数通倍器を集積することが要求されるため、チップの小形化が一層難しかった。そういう状況のため技術者が育っていなかった。

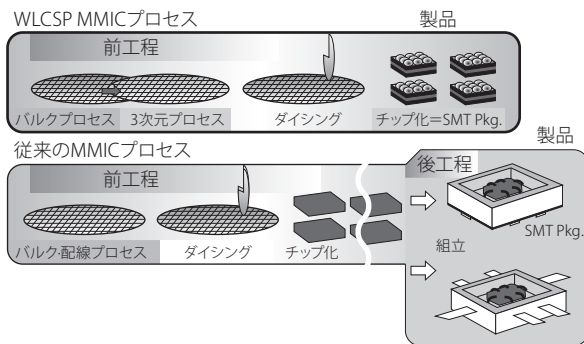
一方、シェアを伸ばし続けたPAビジネスは新しい局面に入っている。PAあるいはPA MMICのみを供給する場合には顧客装置のレベルダイヤに左右されるので、他社製品と置き換えられる危険性が高くなる。これを打開するため、送受信機構成をトータルでサポートできるOne-Stop Solutionを目指す方針が採られるようになった。ここで候補に挙がったのが3次元MMICである。事業の中心的役割を担う一部長によって、フリップチップ対応の3次元MMICであるWafer-Level Chip Size Package（WLCSP）コンセプトが提案・企画され実行に移された。図8に示す

ように、3次元MMICチップ自身が耐湿性を備え、半田ボールをアレー状に付加した後は、チップに切り出すだけでSMTパッケージ^{※2}製品と同等、かつ、より低価格の製品になるというコンセプトである。必要な回路は3次元MMIC技術で高集積・小形に実現される。

この技術によりパッケージやワイヤボンディングが不要となり、従来の同等製品に対して数分の1に低コスト化ができるシナリオができた。同時に、高集積化ができる。WLCSPチップはフリップチップ実装対応であり、マイクロ波回路に対する接地導体はチップ表面のほぼ全体に形成される。伝送線路のストリップ導体は接地導体よりもGaAs基板に近い層およびGaAs基板表面に形成される。



(a) 構造断面図と実装フロー



(b) 製品化工程

図8 3次元MMIC・WLCSP技術

これらを逆TFMS線路と呼び、TFMS線路と同様の働きをするので小形化・高集積化が可能になる。さらに、PCBとの接触は半田リフローでバッチ処理できる、接続部が微小でミリ波でも良好な接続ができるなどの利点を有している。考え方自体は特別新しいものではないが、3次元MMIC技術を組み合わせ、数年を掛けて製造技術として具体化・確立したことが重要な進歩であった。

7. WLCSP MIXの開発^{(16),(17)}

図9にWLCSP仕様の13-15GHz帯(VSAT^{※3}用)アップコンバータを示す。チップサイズは $2.4 \times 2.4 \text{ mm}^2$ で、シングルバランス(SB)ミキサ^{※1}2個を組み合わせるダブルバランス型ミキサとしている。

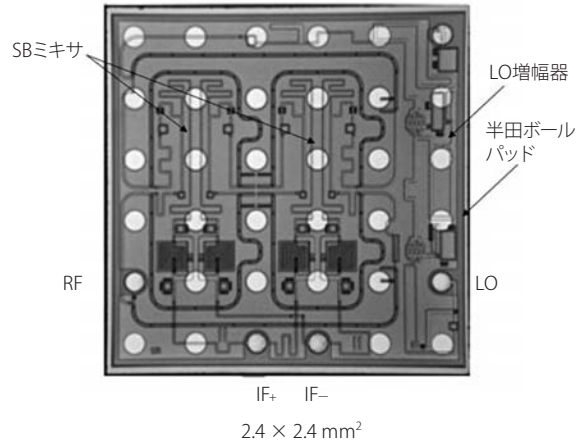


図9 WLCSPアップコンバータのチップ写真

各ミキサ素子にLO信号を供給するため、チップ周辺に高利得LO増幅器を配している。占有面積を極力抑える効果があり、3次元MMICだから可能になる。LO増幅器の飽和出力は約16dBmで、他のより高い周波数帯にも適用するため帯域10GHz~23GHzで設計している。この広帯域動作と高利得を実現するため、Dual-HEMT^{※4}なるコアを用いた⁽¹⁸⁾。1990年後半頃に用いたCascode-FET^{※4}よりも高性能で設計し易くなっている。単位ミキサはレジスティブミキサ^{※5}である⁽¹⁸⁾。これは損失を伴うが、歪特性に優れており、また、直流バイアスが不要であるためチップに集積化し易いという特徴を有している。LO増幅器および単位レジスティブミキサの特性を図10に示す。

これらの基本回路を組み合わせ、図11に示すアップコンバータを構成した。図11において、○に×のシンボルが単位ミキサ、□に×のシンボルがカプラを示し、カプラに付随した位相(0, $-\pi/2$)は分配位相を示す。構成要素の核となるバランスミキサは、ストリップ導体を積み重ねた構造の90°ブロードサイドカプラ(面結合方向性結合器)で二つの単位ミキサを挟むように組み合わせ、LO信号がRF端子に漏洩しない⁽¹⁸⁾。WLCSP化に伴い、上記カプラ直上の接地導体は線路に沿って除去している。IF端子への漏洩は低域通過フィルタで抑圧している。このシングルバランスミキサ2個を同様に組み合わせるダブルバランスミキサとしている。これにより、RF端子へのLO漏洩抑圧度を向上している。IF信号は180°位相分配用トランス(バランと呼ばれる)を介して入力される。

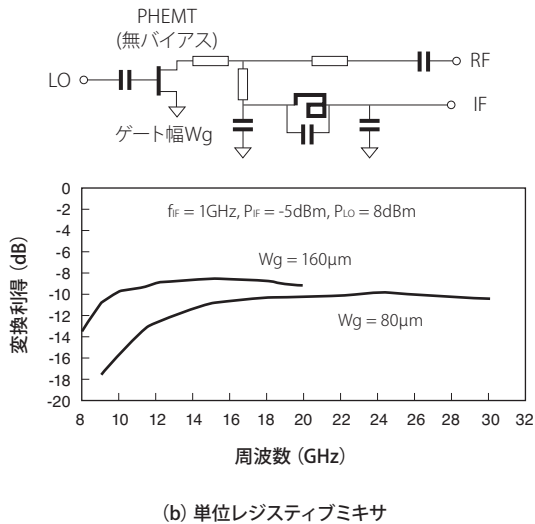
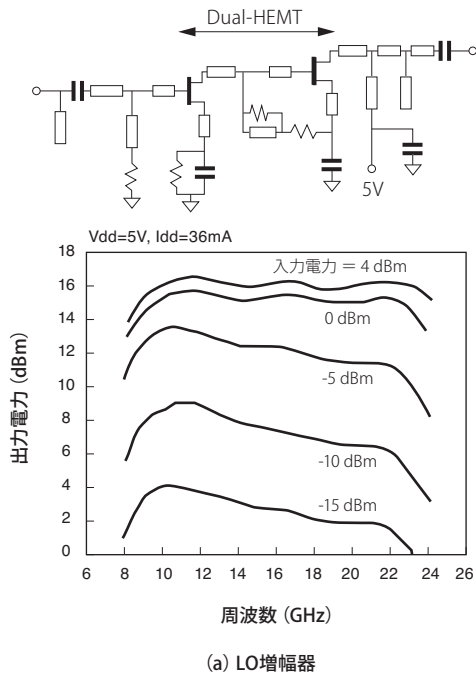


図10 LO増幅器および単位ミキサの特性

通信用だから低歪であることが必須である。これはレジスティブミキサおよび十分大きなLO信号電力で達成している。歪の指標は3次歪・入力インターセプトポイント(IIP3)^{*6}で表現されるが、これが約20dBm以上という高い線形性を実現している。図9のチップの実装と特性測定結果について、それぞれ図12、図13に示す。図12はWLCSPチップをPCBに直接実装した形態を示している。バラは市販のSMTタイプであり、半田リフローによってWLCSPを一括して取り付けられる。図13に示すアップコンバータの評価は3種類の形態で実施したもので、一つはプローブ評価、他の二つはPCBにフリップチップ実装し

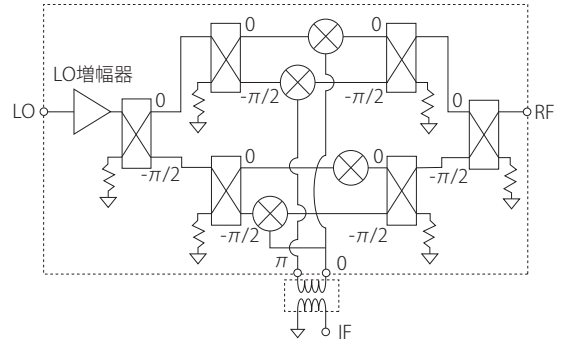


図11 ダブルバランス型アップコンバータの構成

た評価である。PCBに実装するにあたっては、WLCSPを直接実装する場合と、LTCCインターポーザにWLCSPを実装したものをPCBに実装する場合を比較している。いずれの場合も同様な結果を示しており、WLCSPのフリップチップ実装は支障なく行われることが実証されている。LTCCインターポーザは必ずしも必要ではないが、サンプル提供時や顧客意向によっては必要になる場合もある。このアップコンバータには製品型格SMM5138が付与されている。

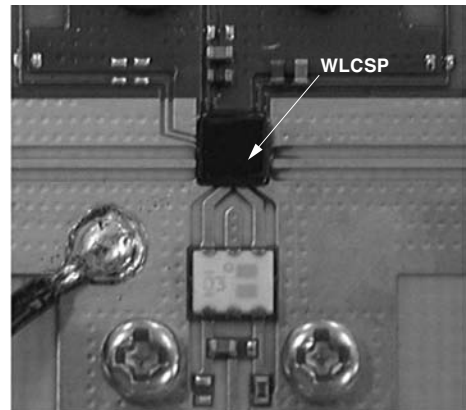


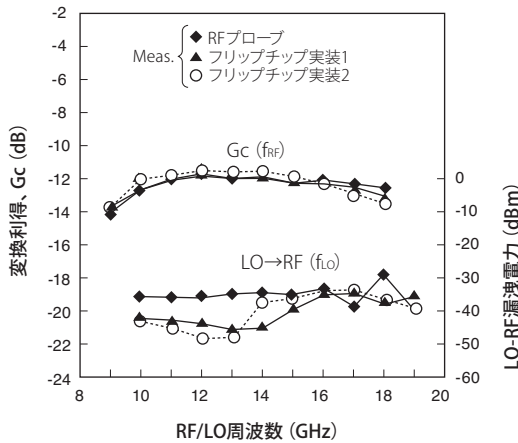
図12 PCBにフリップチップ実装したWLCSPチップ

アップコンバータの他、ダウンコンバータおよび低雑音(LNA)が開発され、それぞれ、型格SMM5722とSMM5139が付与されている。さらに、無線通信用の主要周波数バンドをカバーするため、18-23GHz帯と24-30GHz帯のアップコンバータ、ダウンコンバータ、およびLNAが開発されている。チップの一欄を図14に示す。LNAはダウンコンバータの入力LNAと同一構成であるので割愛する。18GHz以上に関してはLO回路に2通倍器(白破線枠部)を組込み、LO入力周波数を15GHz以下に設定できるように配慮している。これは信号源品種を削減

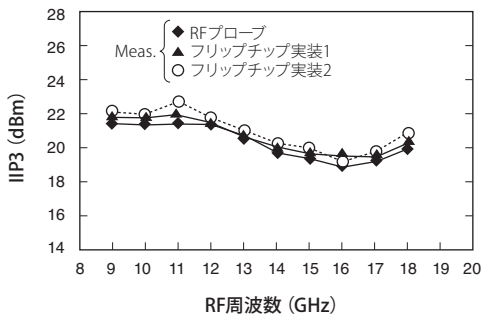
できるようにするためである。

図15に示すように、無線通信用MMICセットに必要なWLCSPはパワー増幅器 (PA)、ドライバー増幅器 (DA)、低雑音増幅器 (LNA)、アップ/ダウンコンバータ (U/C, D/C) である。現在のInGaP PHEMT仕様ではPAを除いて製品化できる。PAについては、GaN HEMTベ-

スのWLCSP技術を立ち上げるにより出力2Wまで対応できる見込みである (DAもGaN HEMT仕様になる)。このようにしてOne-Stop Solutionに向けたWLCSP開発が進められている。無線通信用MMICは主要ビジネスの一つであるので、競争力と独自性の高いWLCSP技術は期待されている。



(a) 変換利得およびLO-RF漏洩電力



(b) 3次歪・入力インターセプトポイント

図13 WLCSPアップコンバータの評価結果

	13-15 GHz	18-23 GHz	24-30 GHz
Up-converter	RF IF _s IF _c LO (f _{LO})	RF IF _s LO (f _{LO})	RF IF _s LO (f _{LO} /2)
Down-converter	LO IF _c IF _s RF	RF IF _s RF (f _{LO} /2)	LO IF _s RF (f _{LO})

図14 WLCSP開発品の一欄

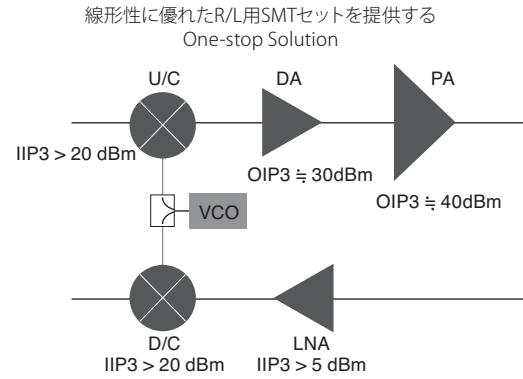


図15 無線通信用コンポーネント

8. 結 言

1987に始めた多層化MMIC研究が約10年の後に3次元MMICなる形になり、さらに10年の歳月の後にWLCSP技術に進化して製品開発に適用されるに到った歴史を掻い摘んで述べた。この歴史に強く関わってきた筆者には感慨深いものがある。常にベストを尽くし、そして打開するという繰り返しを行ってきたが、それは当初の素朴な発想を大切にしたということでもある。製品が量産され顧客満足が勝ち取れることを祈念して本稿を終了する。

最後に、WLCSPへの道筋を付けたSEDI長谷川裕一部長、設計を推進しているSEDI佐藤富雄グループおよびSEI久保田幹グループの方々に感謝する。

用語集

※1 LO漏洩抑圧およびイメージ抑圧⁽¹⁸⁾

送受信機には周波数変換機能が必要である。ミキサ用トランジスタはLO信号によって非線形な状態に設定される。このLO信号がRF端子側に漏洩すると通信上不都合なことが起きるので、これを抑制する必要がある。フィルタを用いずにLO漏洩の抑圧を行うミキサをバランス型ミキサと呼ぶ。また、ミキサRF端子への入力信号はLO信号の両側に存在する。片方は所望のRF信号であるが、他方は雑音などの不要波でありイメージ信号と呼ばれる。フィルタを使用しないでイメージ信号を抑圧するミキサをイメージ

抑圧型ミキサと呼ぶ。フィルタを必要としない理由は、所望波は同相、不要波は逆相で合成されるように構成するからである。

※2 SMTパッケージ

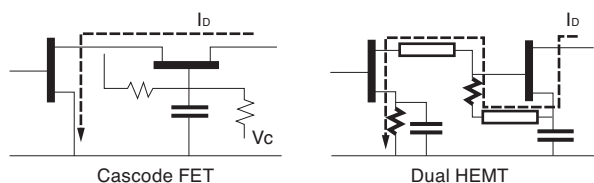
SMTはSurface Mountの略。アSEMBリーを半田リフローでバッチ処理ができるようにするため、電極はパッケージの裏面に形成されている。セラミックやモールドで本体は作られ、安価な製品に広く用いられる。

※3 VSAT

Very Small Aperture Terminalの略。VSATシステムは、データ収集センターとトラック・ショップ等を衛星を介して接続するデータ通信システム。

※4 Dual-HEMTとCascode-FET⁽¹³⁾

共にカレントリユース型のトランジスタ構成である。二つのトランジスタ (FETやHEMT) にわたって同一の直流バイアス・ドレイン電流が流れる構成にしたものである (下図参照)。Dual HEMTはソース接地HEMTを二つ組み合わせ、Cascode FETはソース接地FETとゲート接地FETを組み合わせる。効果的な高利得化を目的に使用される。



※5 レジスティブミキサ⁽¹³⁾

FETやHEMTのI-V特性の立上り領域 (ドレイン電圧0V) を使い、ゲートに入力するLO信号で立上りの傾きを大きく変化 (スイッチング) させる。これはドレイン-ソース間コンダクタンス G_{DS} を高/低にスイッチングするのと等価であり、 G_{DS} は非線形になる。これをLO信号で励振するという。この G_{DS} の非線形性と、ドレイン側から入力するRF信号を掛け合わせて周波数変換を行う。信号入力レベルが V_k (knee電圧) に達するまでは非線形性がほぼ一定であるので、周波数変換において高い線形性が得られる。

※6 IIP3とOIP3

IIPはInput Intercept Pointの略。類似語としてOIPはOutput Intercept Pointの略。同レベルの信号2波 (f_1, f_2) を回路に入力した時に3次相互変調歪IM3 ($2f_1 - f_2, 2f_2 - f_1$) が生じ、出力に現れる。信号 (f_1, f_2) の入出力特性とIM3の入出力特性における線形領域からの延長線が交わる点のことを言う。交点に対応する入力レベルをIIP3、出力レベルをOIP3と呼び、線形性の指標としている。

参考文献

- (1) R. S. Pengelly and J. A. Turner, "Monolithic broadband GaAs FET amplifiers," *Electronics Letter*, vol. 12, no. 10, pp. 251-252, May. (1976)
- (2) T. Hiraoka, T. Tokumitsu and M. Aikawa, "Very small wide-band MMIC magic T's using microstrip lines on a thin dielectric film," *IEEE Trans. Microwave Theory Tech.*, vol. 37, no. 10, pp. 1569-1575, Oct. (1989)
- (3) 徳満、平岡、中本、竹中、「薄膜マイクロストリップ (TFMS) 線路を用いた超小型MMIC」、電子情報通信学会・マイクロ波研究会資料、MW89-35、pp. 65-72 (1989年5月)
- (4) H. Nakamoto, T. Tokumitsu and M. Aikawa, "A monolithic, port-interchanged rat-race hybrid using a thin film microstrip line crossover," *19th European Microwave Conference Proc.*, pp. 311-316, Oct. (1989)
- (5) T. Tokumitsu, T. Hiraoka, H. Nakamoto and T. Takenaka, "Multilayer MMIC using a 3mm x 3-layer dielectric film structure," *1990 IEEE International Microwave Symposium Dig.*, pp. 831-834, June (1990)
- (6) I. Toyoda, T. Tokumitsu and K. Nishikawa, "A multilayer MMIC filters using short-line meshes (SLMs)," *24th European Microwave Conference proc.*, pp. 443-447, Sept. (1994)
- (7) I. Toyoda, T. tokumitsu and M. Aikawa, "Highly integrated three-dimensional MMIC single-chip receiver and transmitter," *IEEE Trans. Microwave Theory Tech.*, vol. 44, no. 12, pp. 2340-2346, Dec. (1996)
- (8) T. Tokumitsu, M. Aikawa and K. kohiyama, "Three-dimensional MMIC technology : A possible solution to masterslice MMIC' s on GaAs and Si," *IEEE Microewve and Guided Wave Letters*, vol. 5, no. 11, pp. 411-413, Nov. (1995)
- (9) T. Tokumitsu, K. nishikawa, K. Kamogawa, I. Toyoda and M. Aikawa, "Three-dimensional MMIC technology for multifunction integration and its possible application to masterslice MMIC," *1996 IEEE Microwave and Millimeter-wave Monolithic Circuits Symposium Dig.*, pp. 85-88, June (1996)
- (10) T. Tokumitsu, M. Hirano, K. Yamasaki, C. Yamaguchi, K. Nishikawa and M. Aikawa, "Highly integrated three-dimensional MMIC technology applied to novel masterslice GaAs- and Si-MMIC's," *IEEE Journal Solid-State Circuits*, vol. 32, no. 10, pp. 1334-1341, Oct. (1997)
- (11) T. Tokumitsu, O. Baba and K. Kajii, "Very Linear and Low-Noise Ka/Ku-band Voltage Controlled Oscillators," *IEICE Trans. Electron.*, vol. E-85-C, no. 12, pp. 2008-2014, Dec. (2002)
- (12) 徳満、平山、桑原、松土、佐藤、小林、「10Gb/s用APDレシーバモジュール (M5N142DS) における発振問題の究明および対策・モジュール改良」、FQD技術報告書H12-7743-2Z-002 (99ページ)、10月 (2000年)
- (13) G. Wang, M. Takechi, K. Araki, T. Tokumitsu, I. Hanawa, Y. Yoneda, K. sato and M. Kobayashi, "Wide bandwidth, high performance waveguide-integrated P-I-N photodiodes for 40Gbits/s receiver modules," *IEEE International Microwave Symposium Dig.*, pp. 151-154, June (2003)
- (14) T. Tokumitsu, O. Baba, K. Naito and Y. Hasegawa, "A 77GHz radar VCO using a three-dimensional x8 multiplier MMIC," *GSMM2009*, April (2009)
- (15) K. Tsukashima, M. Kubota, O. baba, H. Tango, A. Yonamine, T. Tokumitsu and Y. Hasegawa, "Cost effective wafer level chip size package technology and application to the next generation automotive radar," *2010 European Microwave Conference Proc.*, pp. 280-283, Sept. (2010)
- (16) M. Imagawa, S. Fujita, T. Satoh, T. Tokumitsu and Y. Hasegawa, "Cost effective wafer-level chip size package technology and application for high speed wireless communications," *2009 European Microwave Conference Proc.*, pp. 49-52, Sept. (2009)
- (17) S. Fujita, M. Imagawa, T. Sato, T. Tokumitsu and Y. Hasegawa, "Cost effective, mass productive wafer-level chip size package (WLCSP) technology applied to Ku-band frequency converters," *2010 Asia-Pacific Microwave Conference Proc.* (to be presented in Dec. 2010)

(18) 徳満、「読本・マイクロ波IC設計講座シリーズ」、TDL BR (TDL 共通
2009、2010)

執筆者

徳満 恒雄 : シニアスペシャリスト
伝送デバイス研究所 技師長
工学博士、IEEE Fellow
化合物半導体ICの開発に従事

